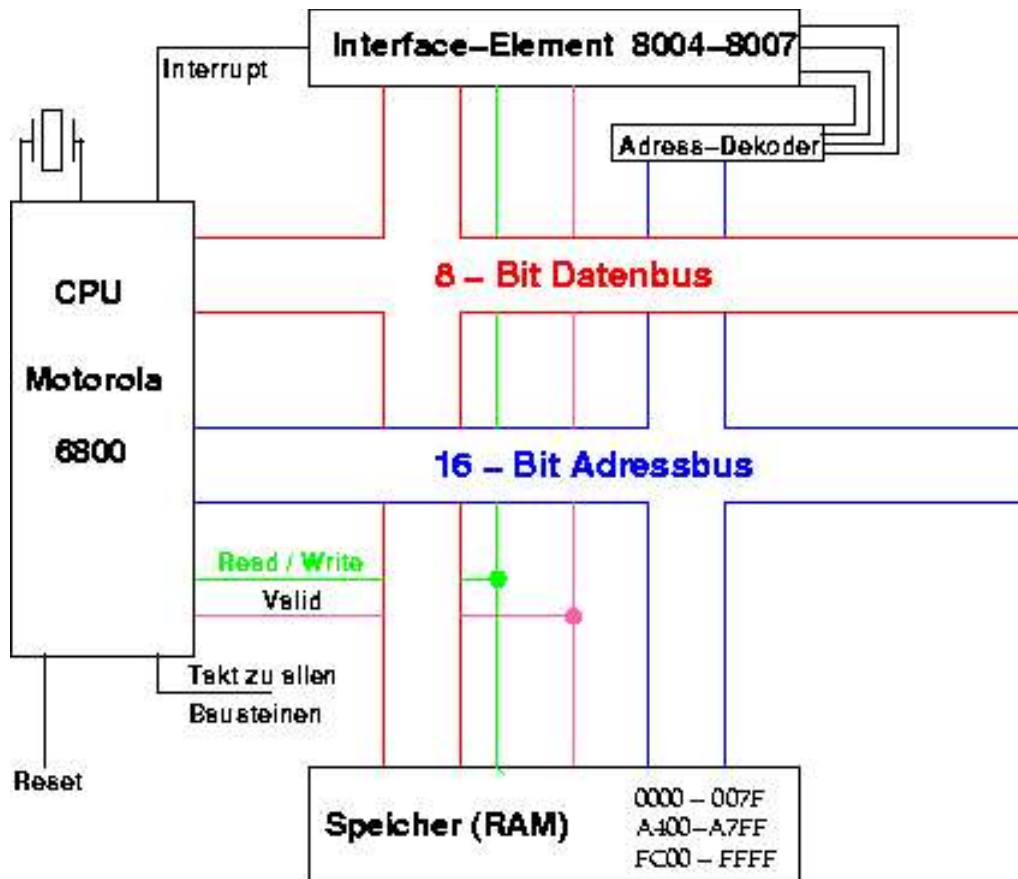


Der Aufbau des Eurocom I



Die Adressen 8004..8007 haben Anschlüsse für die Außenwelt (Interface). Das höchste Bit von 8005 wird gesetzt, wenn eine Taste gedrückt wird, wird das höchste Bit von 8007 gesetzt, so wird das in 8006 gespeicherte Bitmuster als Zeichen auf dem simulierten Drucker ausgegeben und das höchste Bit von 8007 automatisch wieder gelöscht.

Die wichtigsten Assemblerbefehle des M6800 / 6802 / 6809

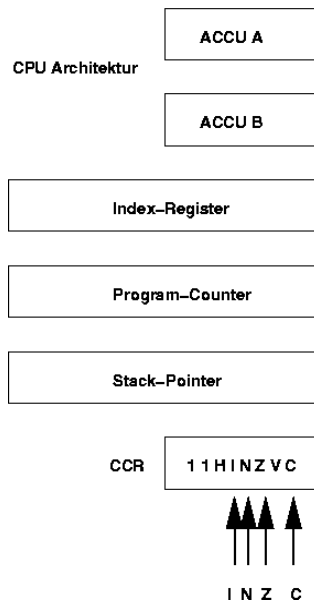
OP-CODE	Name des Befehls				Änderungen im CCR
	Adressierung	Anz. der Bytes	OP-Code Hexadezimal	OP-Code bei ACCU A	OP-Code bei ACCU B
ADD	Add without Carry				NZC
	IMM	2		8B	CB
	EXT	3		BB	FB
	IND	2		AB	EB
AND	Logical AND				NZC
	IMM	2		84	C4
	EXT	3		B4	F4
	IND	2		A4	E4
ASL	Arithmetic shift left				NZC
		1		48	58
	EXT	3	78		
	IND	2	68		
ASR	Arithmetic shift right				NZC
		1		47	57
	EXT	3	77		
	IND	2	67		
BCC	Branch on Carry clear				---
	REL	2	24		
BCS	Branch on Carry set				---
	REL	2	25		
BEQ	Branch on equal zero				---
	REL	2	27		
BMI	Branch on minus				---
	REL	2	2B		
BNE	Branch on not equal zero				---
	REL	2	26		

BPL	Branch on plus				---
	REL	2	2A		
CLI	Clear Interrupt Mask				(I=0)
		1	0E		
CLR	Clear				NZC
		1		4F	5F
	EXT	3	7F		
	IND	2	6F		
CMP	Compare				NZC
	IMM	2		81	C1
	EXT	3		B1	F1
	IND	2		A1	E1
COM	Complement				NZC
		1		43	53
	EXT	3	73		
	IND	2	63		
CPX	Compare Index Register				NZC
	IMM	3	8C		
	EXT	3	BC		
	IND	2	AC		
DEC	Decrement				NZ -
		1		4A	5A
	EXT	3	7A		
	IND	2	6A		
DEX	Decrement Index Register				- Z -
		1	9		
INX	Increment Index Register				- Z -
		1	8		
JMP	Jump				---
	EXT	3	7E		
	IND	2	6E		

JSR	Jump to Subroutine				---
	EXT	3	BD		
	IND	2	AD		
LDA	Load ACCU				NZ -
	IMM	2		86	C6
	EXT	3		B6	F6
	IND	2		A6	E6
LDX	Load Index Register				NZ -
	IMM	3	CE		
	EXT	3	FE		
	IND	2	EE		
ORA	Inclusive OR				NZ -
	IMM	2		8A	CA
	EXT	3		BA	FA
	IND	2		AA	EA
RTI	Return from Interrupt				Stack
		1	3B	(CC,B,A,X,X,P,P)	
RTS	Return from Subroutine				---
	(PC)	1	39		
SEI	Set Interrupt Mask (inhibit)				
		1	0F		
STA	Store ACCU				NZ -
	EXT	3		B7	F7
	IND	2		A7	E7
STX	Store Index Register				NZ -
	EXT	3	FF		
	IND	2	EF		
SUB	Subtract				NZC
	IMM	2		80	C0
	EXT	3		B0	F0
	IND	2		A0	E0
TAB	Transfer ACCUA to ACCUB				NZ -
		1	16		

TBA	Transfer ACCUB to ACCUA				NZ -
		1	17		

(fcb 03)	(undocumented HALT on simulation)				NZC
		1	3		



2 Stck. 8 - Bit Rechenregister (ACCUS)
 1 Stck. 16 - Bit Indexregister
 1 Stck. 16 - Bit Program Counter
 1 Stck. 16 - Bit Stackregister
 Condition-Code-Register (für Brach-Befehle)

H: half carry
I: interrupt flag (0 = ein)
N: negativ-flag
Z: zero flag

C: carry flag

16 Bit Angaben: zuerst kommt das high-Byte
 die Befehlsliste ist nicht vollständig